

高性能立体声音频编解码器

特性

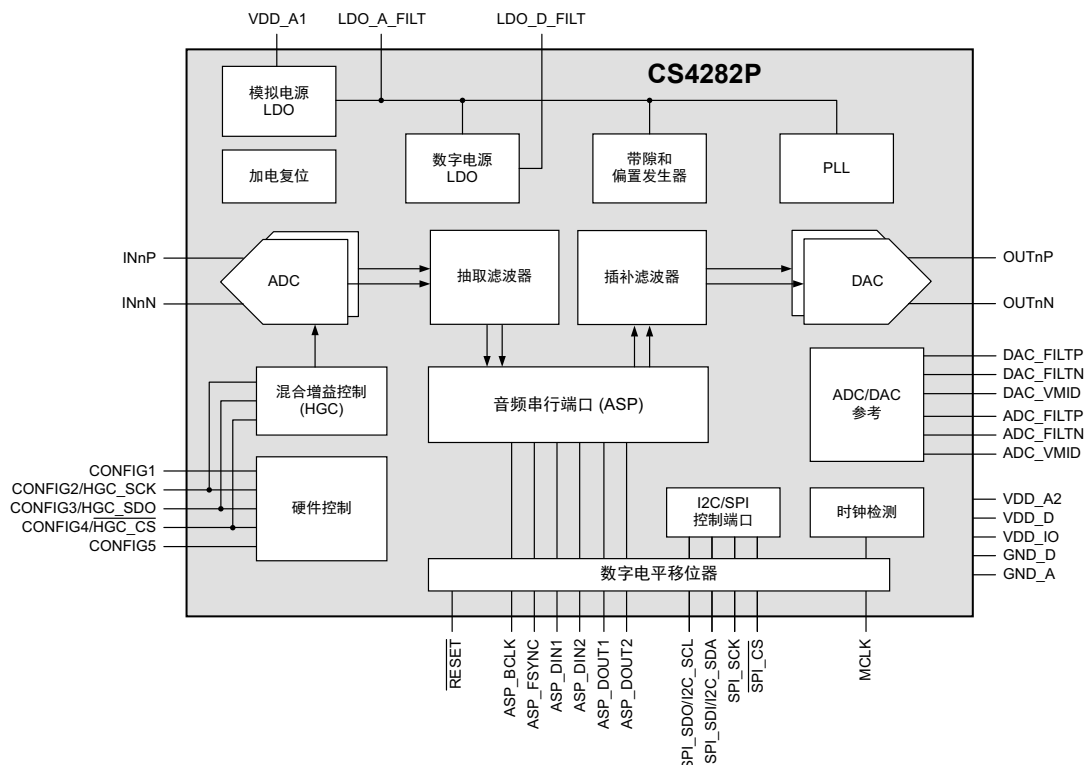
- 高性能双通道编解码器
 - 差分模拟架构
 - 高分辨率 32 位数字架构
 - 低延迟数字滤波器和数字音量控制
- 电流模式输出，可在专用输出缓冲器中实现最佳动态范围
- PLL 支持各种外部系统时钟参考
- 多器件采样时序对齐
- 同步控制外部前置放大器增益
- 音频串行端口 (ASP) 采样率高达 768 kHz
 - I²S、左对齐和 TDM 数据格式
- 硬件和软件控制模式
 - I²C 控制端口时钟频率高达 1 MHz
 - SPI 控制端口时钟频率高达 24 MHz
 - 无需主机处理器即可进行硬件控制
- 3.3 V 单电源供电
 - 支持 1.8 V–3.3 V 数字输入 / 输出
- 48 引脚 QFN 封装

规格

- 先进的多位 Σ - Δ 模数转换器 (ADC)
 - 123 分贝动态范围 (A 加权)
 - -110 分贝总谐波失真加噪声 (THD+N)
 - 在 96 kHz 采样率下，群延迟为 $4.1/F_s$ (慢速滚降、最小相位滤波器)
- 2 V_{RMS} 差分模拟输入
 - 高通滤波器
- 增强型过采样 Σ - Δ 数模转换器 (DAC)
 - 128 分贝动态范围 (A 加权)
 - -115 分贝总谐波失真加噪声 (THD+N)
 - 在 96 kHz 采样率下，群延迟为 $4.5/F_s$ (慢速滚降、最小相位滤波器)

应用

- 音频 / 视频接收机
- 数字调音台
- 数字音频工作站 (DAW) 接口
- 乐器



产品概述

CS4282P 是一款高性能、32 位分辨率的编解码器。CS4282P 支持差分模拟输入 / 输出，可通过音频串行端口 (ASP) 以高达 768 kHz 的采样率提供 32 位数字输入 / 输出。

ADC 采用差分架构设计，在实现高性能的同时兼顾低功耗特性。CS4282P 采用了 5 阶多位 $\Sigma\text{-}\Delta$ 调制器，以及数字滤波和抽取技术。

数模转换器 (DAC) 使用专有模拟有限脉冲响应 (FIR) 架构来减少带外噪声，并更大幅度地降低外部组件要求。配备可配置的低延迟数字插值滤波器。差分电流模式输出支持单级外部运算放大器电路同时完成电流-电压转换和带外滤波，为目标应用提供灵活的集成方式和最佳动态范围。

CS4282P 可通过支持 I²C 和串行外设接口 (SPI) 操作模式的控制接口进行配置。该器件也可在硬件模式下运行，利用外部电阻选择所需配置。硬件控制支持多种选项，包括系统时钟、音频串行端口 (ASP) 格式、采样率及数字滤波器选择。

低延迟数字滤波器针对适用的采样率进行了优化。快速或慢速滚降滤波器可与最小相位或线性相位响应结合，以适配目标信号特性需求。还提供去加重滤波器。

CS4282P 支持对每个 ADC 输入通道关联的外部前置放大器进行同步控制。外部与内部增益设置的更新完全同步，且具备瞬态掩蔽功能，确保在所有信号电平下均能实现无缝运行。

ASP 支持 I²S、左对齐和 TDM 数据格式的多通道操作。两个数据输出引脚和两个数据输入引脚支持高达 768 kHz 的 32 位操作。数据输出引脚的三态控制功能允许多个器件在共享总线上协同工作。

CS4282P 的时钟信号可源自音频串行端口 (ASP)，也可由独立时钟源提供。集成锁相环 (PLL) 可减少抖动，并支持多种参考时钟频率选项。模数转换器 (ADC) 的采样时序和数模转换器 (DAC) 的转换时序均以 ASP 数据帧为基准，使共享同一数据总线的多个器件能够实现时间对齐操作。

该 CS4282P 可采用 3.3 V 单电源供电，集成稳压器提供 1.2 V 数字核心电源。通过独立外部电源，数字输入 / 输出还可支持 1.8 V 逻辑电平。该器件兼具高性能与低功耗优势。

CS4282P 采用商用级 0.4 mm 间距、48 引脚扁平无引脚 (QFN) 封装，工作温度范围为 -40°C 至 +85°C。

订购信息参见第 12 节。

联系 Cirrus Logic 技术支持

所有产品相关问题和咨询，请联系 Cirrus Logic 销售代表。

如需查找就近的销售代表，请访问 www.cirrus.com。

重要声明

Cirrus Logic International (UK) Limited、Cirrus Logic, Inc. 以及 Cirrus Logic 集团内其他公司（统称“Cirrus Logic”或“Cirrus”）的产品和服务，其销售均须遵循订单确认时提供的 Cirrus Logic 销售条款与条件，包括与保修、赔偿及责任限制相关的条款。软件依据适用的许可条款提供。Cirrus Logic 保留对其产品和规格进行更改或终止任何产品或服务权利。因此，客户应向 Cirrus Logic 获取最新版本的相关信息，以核实信息的时效性与完整性。Cirrus Logic 会在其认为必要的范围内，采用测试及其他质量控制技术。但并非一定会对每个器件的所有参数进行专项测试。为了将与客户应用相关的风险降到最低，客户必须采取适当的设计和防护保护措施，以尽量减少固有或程序性危害。Cirrus Logic 不对应用支持或客户产品设计承担责任。客户应对其整体产品设计、最终应用场景及系统安全负全部责任，包括使用 Cirrus Logic 元器件的具体方式。某些特定用途或产品设计可能需要获得第三方的知识产权许可。本文所述功能及操作仅作参考之用，不构成对采用特定产品设计或 Cirrus Logic 元器件特定工作模式的建议或指导。

Cirrus Logic 产品的设计、测试、使用目的和保修范围不包括：(1) 用于可植入产品或美国食品药品监督管理局 (FDA) / 英国药品和医疗产品监管局 (MHRA) 规定的 III 类（或同等分类）医疗设备，或与上述产品 / 设备结合使用；(2) 用于任何可能因产品故障导致人身伤害、死亡、严重财产损失或严重环境损害的产品、应用或系统，包括但不限于生命关键型医疗设备、安全安防设备。客户若将 Cirrus Logic 产品用于上述应用，则应自行承担相关风险。对于以该等方式使用的任何 Cirrus Logic 产品，Cirrus Logic 特此声明不承担相关责任，且不提供任何明示、法定或默示保证（包括适销性及适用于特定用途的默示保证）。如果客户或客户的终端用户使用或允许他人将 Cirrus Logic 产品用于上述场景，客户存在该等使用行为，即表示同意，就该等使用所产生或相关的一切责任（包括律师费及其他相关费用），对 Cirrus Logic 及其高级管理人员、董事、员工、分销商及其他代理人承担全部赔偿责任。

本文件归 Cirrus Logic 所有，您不得将本文件用于与本文所述 Cirrus Logic 产品相关的任何法律分析。本文件未授予客户使用 Cirrus Logic 或任何第三方的任何技术或知识产权的许可，包括但不限于任何专利权、版权、掩模作品权或其他知识产权。任何关于第三方产品或服务的条款说明或信息发布，均不构成 Cirrus Logic 对其的批准、许可、保证或认可。Cirrus Logic 同意在以下前提下复制本文所含信息：仅限贵公司内部用于与 Cirrus Logic 集成电路或其他 Cirrus Logic 产品相关的用途，且复制时需保持内容无修改，并附带所有相关版权声明、专有权利声明及其他相关声明与条件（包括本声明）。前述许可不适用于其他复制行为，包括但不限于为广泛分发、广告宣传目的进行的复制，或为创作任何用于转售的作品而进行的复制。本文件及其所含信息按“现状”提供，不附带任何形式的保证（无论是明示还是默示）。所有法定保证与条件均在法律允许的最大范围内予以排除。Cirrus Logic 不对使用本文所含信息承担责任，包括但不限于将该等信息用作任何产品制造或销售的依据，或因使用该等信息导致的对第三方专利权或其他权利的侵权。Cirrus Logic、Cirrus、Cirrus Logic 徽标设计及 SoundClear 均为 Cirrus Logic 的商标。其他品牌及产品名称可能是其各自所有者的商标或服务标志。

版权所有 © 2023–2025 年 Cirrus Logic, Inc. 和 Cirrus Logic International Semiconductor Ltd. 保留所有权利。

SPI 是 Motorola 的商标。