

# プログラマブル電源

## 概要

プログラマブル電源 (PPS) は、自動テスト機器における主要な要素であるだけでなく、産業用制御、科学研究、および車両制御といった多様な分野でも使用されています。コンピュータと組み合わせて使用することで、制御対象のタスクとソフトウェアとを連携させることができます。このアプリケーション・ノートでは、PPSの基本動作、考えられる様々な構成および精度に関する主な考慮事項について検討します。

## 多様な電圧出力タイプ

多くの場合、最も基本的で最も正確な PPS で必要なのは、図 1 に示すような電流出力デジタル / アナログ・コンバータ (DAC)、パワー・オペアンプ、および帰還抵抗のみです。オペアンプの理論では、反転入力 (サミング・ジャンクション) における電圧がゼロになり、オペアンプの入力電流がゼロとなります。その結果、DAC からのすべての電流は帰還抵抗  $R_F$  を通過します。オームの法則により、この回路からは DAC の出力電流に応じて正確な出力電圧が提供されます。DAC および帰還抵抗が完全なものであると仮定すると、出力電圧の誤差に大きく影響するのはオペアンプの 2 つのパラメータのみとなります。これらのパラメータとは、バッテリーによって形成される電圧オフセット ( $V_{OS}$ ) と、電流ソースによって示されるバイアス電流 ( $I_B$ ) です。 $R_F$  に比べて電流出力 DAC の出力インピーダンスが高いため、 $V_{OS}$  の誤差はゲインを得ることなく出力に現れます。

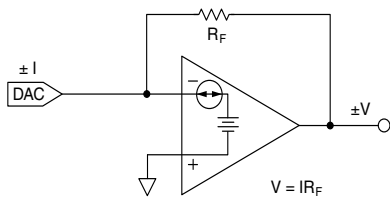


図 1. 電流/電圧変換

出力が 10V でオペアンプのオフセットが 5mV である場合、この誤差の影響度はわずか 0.05% です。出力が 100V である場合、0.5mV のオフセットの誤差への影響度はわずか 5ppm となります。DAC が主な誤差源に容易になりえることは明らかです。

オペアンプのバイアス電流は、DAC の出力電流に追加されます。市販されている DAC のフルスケール電流は ±1mA または 0/2mA です。現在のほとんどのバイポーラ入力パワー・オペアンプのバイアス電流は 50nA 未満です。そのため、誤差は最大でフルスケール範囲 (FSR) のわずか 25ppm となります。25°C での FET の入力バイアス電流は 100pA を超えることがほとんどなく、10pA と低い値が指定されます。これらの誤差を変換すると、0.05ppm および 0.005ppm となります。FET のバイアス電流は一般的に 10°C 上がるごとに倍になるという特徴があるため、2 つの例のバイアス電流は 125°C で 100nA および 10nA となり、それぞれ 50ppm と 5.4ppm の誤差が生成される可能性があります。ここでもやはり DAC が重大な誤差源となります。

様々なシステムの性能に対する特定のパワー・オペアンプの誤差影響度を判別するには、次ページの表 1 を参照してください。量子化最小単位 (LSB) は、出力の最小ステップ変化の値になります。計算した誤差と LSB 値を比較することでシステムの互換性がわかります。電流出力の場合、DAC のオペアンプ・バイアス電流は DAC の電流 LSB と直接比較さ

れ、 $V_{OS}$  の誤差はフルスケール出力電圧と直接比較されます。そのため、低バイアス電流の重要度はシステムの分解能にのみ依存しますが、電圧オフセット仕様の重要度は分解能およびフルスケール電圧範囲の両方に応じて変化します。

## 電圧出力 DAC の使用

電圧出力 DAC を使用する場合、パワー・オペアンプを反転ゲインまたは非反転ゲインのいずれかを使用して追加することで PPS を形成できます。この方法は通常、電流出力 DAC を使用した実装よりもコストがかかり、精度も低下します。しかし、システムや部品調達などの事情のために、電圧出力 DAC を使用しなければならない場合があります。

図 2 には基本的な反転ゲインの場合を、図 3 には非反転の設定を示します。いくつかの新しい変数が追加されていますが、誤差の計算は依然として単純です。電圧オフセットの誤差は、回路のゲインで乗算した値で出力 (反転回路の場合、 $A_V + 1$ ) に現れます。精度を最大限に高めるためには、最大出力の DAC を使用して、最小電圧ゲインとなるようにオペアンプを構成してください。±10V の DAC を使用する場合、 $V_{OS}$  と LSB の直接比較は、表 1 に示されている 20V の FSR 値を使用して行うことができます。また、バイアス電流は帰還抵抗を通過することで出力電圧誤差を生成するため、 $R_F$  および  $R_{IN}$  の値は通常、可能な限り低く抑えられています。

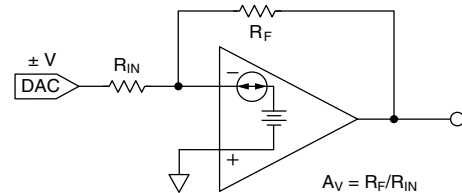


図 2. 反転電圧ゲイン

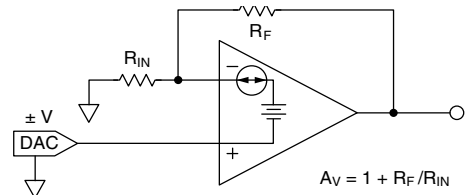


図 3. 非反転電圧ゲイン

## リモート・センシングの場合

図 4 の回路は、パワー・オペアンプから負荷までとパワー・リターン・ラインを介してローカル接地に戻るまでの配線抵抗

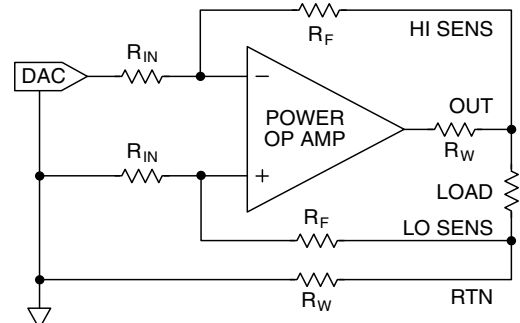


図 4. リモート・センシングを使用したプログラマブル電源

( $R_W$ ) を示しています。各ラインにある  $0.005\Omega$  の配線抵抗に  $5A$  の負荷電流が通過するだけで、 $0.25V$  の IR ドロップが生じます。リモート・センシングを使用しない場合、このドロップは負荷における誤差となります。高精度の  $R_F/R_{IN}$  のペアおよび 2 本の低電流センス・ワイヤーを追加することで、パワー・リターン・ラインにおける IR ドロップは、コモン・モード電圧となり、オペアンプが非常に高い除去比を持つこととなります。出力およびパワー・リターンの配線における電圧低下は帰還ループ内部で起こります。そのため、パワー・オペアンプが IR 損失を克服できる電圧駆動機能を持っているかぎり、高精度が保たれます。

**電流出力の場合**

電流出力 DAC を使用した電流出力 PPS は、図 5 に示すように実装できます。図 6 は別のタイプの電流出力 PPS を示しています。この PPS では負荷の接地が可能ですが、より複雑でさらに多くの誤差が生じます。特に、出力電流が比較的低い場合、低い方の  $R_F/R_{IN}$  ペアを通過する電流が、 $R_S$  によってもセンスされるため、非常に大きくなる場合があります。 $R_F/R_{IN}$  ペア間の比率の不一致によって大きな誤差が生じることがあります。センス抵抗の両端で生成される電圧の誤差は、出力電圧に比率の不一致を乗算したものとなります。たとえば、 $0.2\Omega$  のセンス抵抗では、 $20V$  の駆動電圧を必要とする  $5A$  の出力およびわずか  $0.1\%$  の比率の不一致によって、誤差は  $2\%$  となります。 $8$  ビットの LSB でもわずか  $0.39\%$  です。

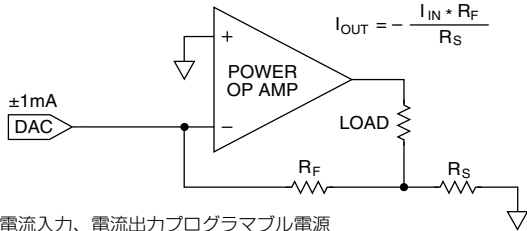


図5. 電流入力、電流出力プログラマブル電源

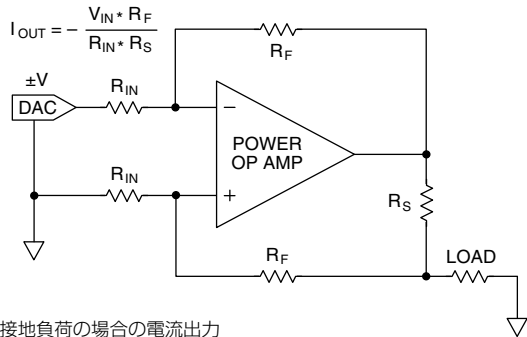


図6. 接地負荷の場合の電流出力

説明したすべての電流出力回路では、電圧オフセットによる誤差は、センス抵抗の両端で 1 以上のゲインで現れます。つまり、センス抵抗値が高くなれば、 $R_S$ 、パワー・オペアンプおよびシステム電源での電力損失が増加するかわりに出力電流の誤差は小さくなります。もう 1 つの注意点として、負荷に誘導成分が含まれる場合は、偏向コイルなどのリアクティブ負荷を備えた高精度電流出力回路における安定性の維持について説明している「アプリケーション・ノート 5」を参照してください。電圧出力 DAC を使用した電流出力 PPS を図 7 に示します。パワー・オペアンプは、センス抵抗 ( $R_S$ ) の電圧が入力電圧と同じになるまで、負荷を介して電流を駆動します。高効率 (負荷電圧と比較し、 $R_S$  の両端の電圧が低い) を達成するためには、この回路では低電圧 DAC または高電圧オペアンプが必要です。どちらも使用できない場合、図 8 の回路を使用することで、センス抵抗の電圧低下を入力電圧より低くすることができます。

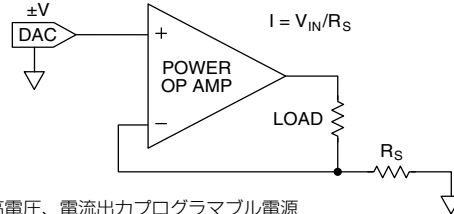


図7. 高電圧、電流出力プログラマブル電源

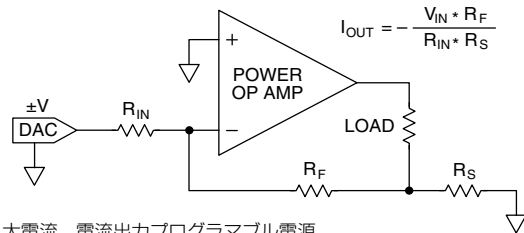


図8. 大電流、電流出力プログラマブル電源

**プログラマブルな能動負荷**

電源の V-I 特性を得るためには、出力電圧を制御して出力電流を計測するか、出力電流を制御して出力電圧を計測することが望ましい場合があります。ここに示している電流出力回路は能動電流負荷として適しています。図 9 の回路では、ソーラー・セル・パネルの電圧負荷を実行しています。パワー・オペアンプは、DAC の電圧を強制的にパネル全体に現れるようにし、さらに I-V 変換を行って、V-I 特性をプロットするためのデータを提供します。

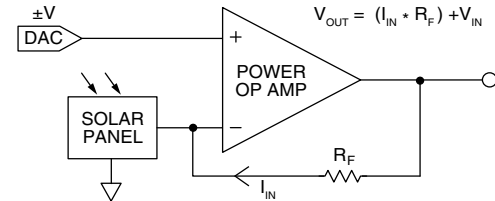


図9. ソーラー・パネル・テスター

パワー・オペアンプは、その柔軟性、精度および使いやすさにより、プログラマブルな電源が必要な場合の主要な選択肢となっています。パワー・オペアンプを使用することで、ユニポーラ出力が必要な回路を大幅に単純化でき、コスト効率に優れたバイポーラ電源を設計できます。残る唯一の問題は、パワー・オペアンプを購入するか、あるいはディスクリート部品で作成するかです。少量生産工程の場合には、必要となる設計上の労力を考えると「作成する」という選択肢はコストがかかりすぎます。大量生産工程の場合、この疑問はより複雑になります。多くのアプリケーションでは、小型、軽量でかつ高信頼性であれば、「購入」の決定は唯一の合理的な選択肢となります。(「The Advantages of IC power op amps (IC パワー・オペアンプの利点)」を参照してください。) また、どのようなアプリケーションでも、ハイブリッド・パワー・オペアンプは、設計品質の向上、製造工程の高速化およびオーバーヘッド・コストの削減を実現します。

フルスケール範囲					
ビット	PPM	2mA	20V	50V	200V
8	3906	7.8μA	78mV	195mV	.78V
10	977	1.95μA	19.5mV	48.8mV	195mV
12	244	488nA	4.88mV	12.2mV	48.8mV
14	61	122nA	1.22mV	3.05mV	12.2mV
16	15.3	30.5nA	305μV	.763mV	3.05mV

表1. 様々な出力レベルに対する LSB 値